厦门国科安芯科技有限公司

ASM1042 芯片测试报告

目录

1. 产品概述

ASM1042 是国科安芯研制的一款 CANFD 通信接口芯片，具有高速率、高耐压、IO 兼容性强等特点。速率达 5Mbps，共模输入电压±30V，总线故障保护电压±70V，支持 3.3V 和 5V MCU IO 接口。可应用于机器人、工业、医疗设备等高安全应用场景。芯片设计、生产、封装、测试等全流程国产化，和 TJA1042、TCAN1042 完全兼容。

2. 测试环境

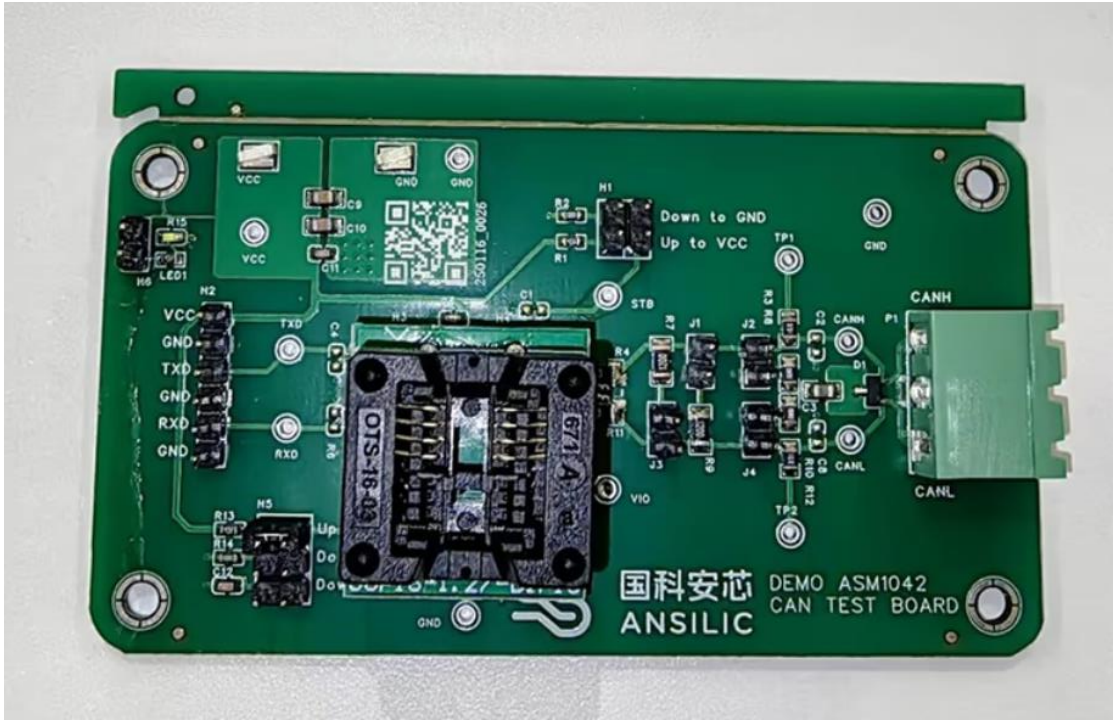

VCC
GND
TXD
RXD
Down to GND
Up to VCC
CANH
CANL
DEMO ASM1042
CAN TEST BOARD
国科安芯
ANSILIC

图 1 评估板

3. 测试设备

测试过程中使用的测试设备硬件项、软件项信息参见下表。测试过程中使用的测试设备均在检定有效期内。

表 1　测试设备-硬件项

序号	名称	数量	型号	状态	备注
1	稳压电源	2	IT6722A (ITECH)	已校准	
2	信号发生器	1	SIGLENT SDG 1062X	已校准	
3	示波器	1	SIGLENT SDS2074 Plus	已校准	
4	万用表	1	FLUKE-18B+	已校准	
5	CAN 分析仪	1	珠科芯创	已校准	

4. 测试项目

4.1 对称性测试

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	ASM1042	UNIT
Driver Electrical Characteristics						

VO(DOM)	Bus output voltage (dominant)	CANH	TXD = 0 V, STB = 0 V, 50 Ω ≤ RL ≤ 65 Ω, CL = open, RCM = open，测试电路如图 2 所示。	2.75		4.5	3.532	
		CANL		0.5		2.25	1.000	
VO(REC)	Bus output voltage (recessive)	CANH and CANL	TXD = VCC or VIO, VIO = VCC, STB = 0 V , RL = open (no load), RCM = open，测试电路如图 2 所示。	2	0.5 × VCC	3	2.417	
VO(STB)	Bus output voltage (Standby mode)	CANH	STB = VIO, RL = open (no load), RCM = open, 测试电路如图 2 所示。	-0.1	0	0.1	0	
		CANL		-0.1	0	0.1	0	
		CANH - CANL		-0.2	0	0.2	0	V
VOD(DOM)	Differential output voltage (dominant)	CANH - CANL	TXD = 0 V, STB = 0 V, 45 Ω ≤ RL < 50 Ω, CL = open, RCM = open，测试电路如图 2 所示。	1.4		3	2.275	
			TXD = 0 V, STB = 0 V, 50 Ω ≤ RL ≤ 65 Ω, CL = open, RCM = open，测试电路如图 2 所示。	1.5		3	2.531	
			TXD = 0 V, STB = 0 V, RL = 2240 Ω, CL = open, RCM = open，测试电路如图 2 所示。	1.5		5	3.88	
VOD(REC)	Differential output	CANH - CANL	TXD = VCC, STB = 0 V, RL = 60 Ω, CL = open, RCM = open，测试电路如图 2 所示。	–120		12	0	mV

	voltage (recessive)		TXD = VCC, STB = 0V, RL = open (no load), CL = open, RCM = open，测试电路如图 2 所示。	–50		50	-0.022	
VSYM	Output symmetry (dominant or recessive) (VO(CANH) + VO(CANL)) / VCC		STB at 0 V, Rterm = 60 Ω, Csplit = 4.7 nF, CL = open, RCM = open, TXD = 250 kHz, 1 MHz，测试电路如图 3 所示。	0.9		1.1	0.929~1.002	V/V
VSYM_DC	DC Output symmetry (dominant or recessive) (VCC – VO(CANH) – VO(CANL))		STB = 0 V, RL = 60 Ω, CL = open, RCM = open，测试电路如图 2 所示。	–0.4		0.4	0.29	V
IOS(SS_DOM)	Short-circuit steady-state output current, dominant, Normal mode		STB at 0 V, VCANH =-5 V to 40 V, CANL = open, TXD = 0 V	–100			-80	mA
			STB at 0 V, VCANL =-5 V to 40 V, CANH = open, TXD = 0 V			100	80	
IOS(SS_REC)	Short-circuit steady-state output current, recessive, Normal mode		STB at 0 V, –27 V≤ VBUS ≤ 32 V, Where VBUS = CANH = CANL, TXD = VCC，测试电路如图 4 所示。	–5		5	2.3	mA

测试电路：

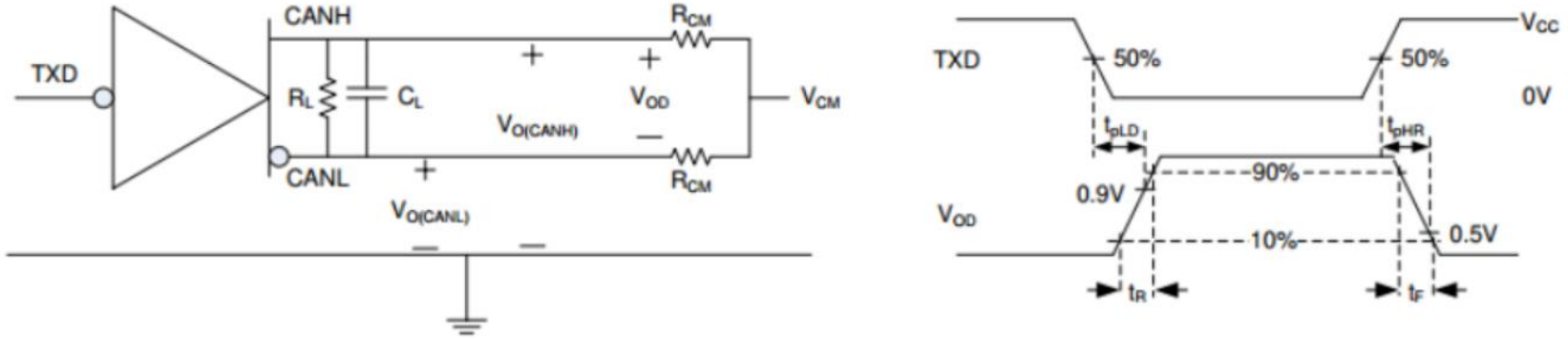


图 2 FDCAN 发送测试电路与时序图

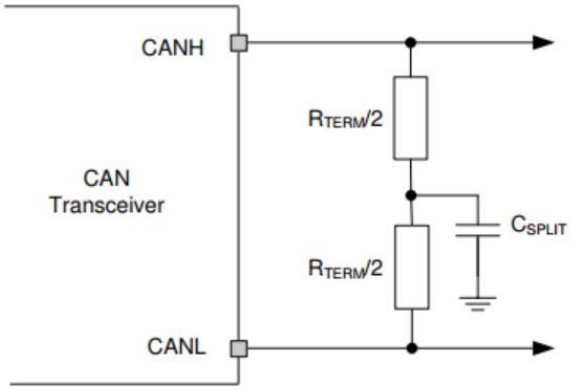


图 3 FDCAN VSYM 测试图

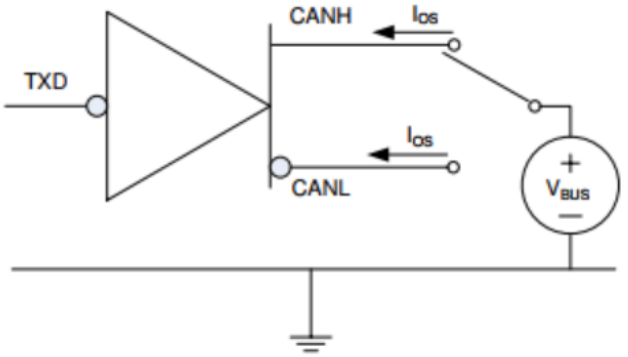
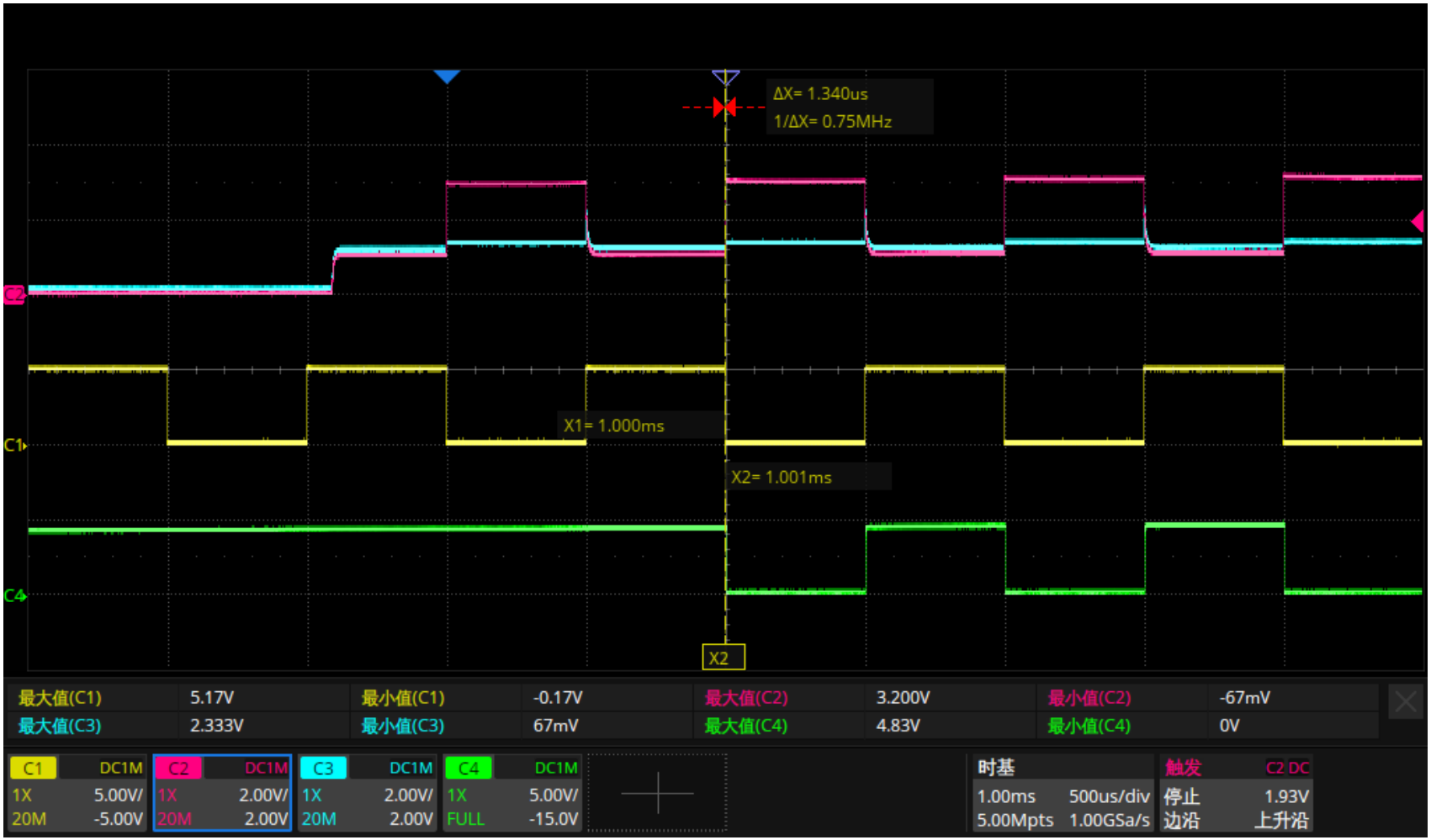


图 4　FDCAN IOS（SS_REC）测试电路

4.2 低功耗唤醒测试

唤醒时间过滤时间为 1.33us


ΔX= 1.340us
1/ΔX= 0.75MHz
X1= 1.000ms
X2= 1.001ms
C2
C1
C4
X2
最大值(C1) 5.17V
最小值(C1) -0.17V
最大值(C2) 3.200V
最小值(C2) -67mV
最大值(C3) 2.333V
最小值(C3) 67mV
最大值(C4) 4.83V
最小值(C4) 0V
C1 DC1M 1X 5.00V/ 20M -5.00V
C2 DC1M 1X 2.00V/ 20M 2.00V
C3 DC1M 1X 2.00V/ 20M 2.00V
C4 DC1M 1X 5.00V/ FULL -15.0V
时基 1.00ms 500us/div 5.00Mpts 1.00GSa/s
触发 C2 DC 停止 1.93V 边沿 上升沿

4.3 功耗性能测试

PARAMETER			TEST CONDITIONS	MIN	TYP	MAX	ASM1042	UNIT
Supply Characteristics								
ICC	5-V supply current	Normal mode (dominant)	TXD = 0 V, RL = 60 Ω, CL = open, RCM = open, STB = 0 V, Typical Bus Load，测试电路如图 2 所示。		40	70	44.7	mA
			TXD = 0 V, RL= 50 Ω, CL = open, RCM = open, STB = 0 V, High Bus Load，测试电路如图 2 所示。		45	80	48.6	
		Normal mode (dominant – with bus fault)	TXD = 0 V, STB = 0 V, CANH =-12 V, RL = open, CL = open, RCM = open，测试电路如图 2 所示。		110		71.5	
		Normal mode (recessive)	TXD = VCC or VIO, RL = 50 Ω, CL = open, RCM = open, STB = 0 V，测试电路如图 2 所示。		1.5	2.5	1.33	

		Standby mode	TXD = VIO, RL = 50 Ω, CL = open, RCM = open, STB = VIO, 测试电路如图 2 所示。	0.5		5	0.1	μA
IIO	I/O supply current	Normal mode	RXD floating, TXD = STB = 0 or 5.5 V，测试电路如图 2 所示。		90	300	109.2	
		Standby mode	RXD floating, TXD = STB = VIO, VCC = 0 or 5.5 V，测试电路如图 2 所示。		12	17	11.8	
UVVCC	Rising undervoltage detection on VCC for protected mode		All devices		4.2	4.4	4.25	V
	Falling undervoltage detection on VCC for protected mode			3.8	4.0	4.25	4.03	
VHYS(UVVCC)	Hysteresis voltage on UVVCC				200		220	mV
UVVIO	Undervoltage detection on VIO for protected mode		Devices with the "V" suffix (I/O level-shifting)	1.3		2.75	2.03	V
VHYS(UVVIO)	Hysteresis voltage on UVVIO for protected mode				80		70	mV

4.4 开关性能测试

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	ASM1042	UNIT
Device Switching Characteristics						

tPROP(LOOP1)	Total loop delay, driver input (TXD) to receiver output (RXD), recessive to dominant	STB = 0 V, RL= 60 Ω, CL = 100 pF, CL(RXD) = 15 pF，测试电路如图 5 所示。		100	160	128	ns
tPROP(LOOP2)	Total loop delay, driver input (TXD) to receiver output (RXD), dominant to recessive			110	175	127	
tMODE	Mode change time, from Normal to Standby or from Standby to Normal			9	45	10.8	µs
tWK_FILTER	Filter time for valid wake up pattern		0.5		1.8	1.33	µs
Driver Switching Characteristics							
tpHR	Propagation delay time, high TXD to driver recessive (dominant to recessive)	STB = 0 V, RL= 60 Ω, CL = 100 pF, RCM = open，测试电路如图 5 所示。		75		77	ns
tpLD	Propagation delay time, low TXD to driver dominant (recessive to dominant)			55		66	
tsk(p)	Pulse skew (|tpHR - tpLD|)			20		11	
tR	Differential output signal rise time			45		59.5	
tF	Differential output signal fall time			45		84.1	
tTXD_DTO	Dominant timeout	STB = 0 V, RL = 60 Ω, CL = open，测试电路如图 5 所示。	1.2	2.5	3.8	2.43	ms

Receiver Switching Characteristics							
tpRH	Propagation delay time, bus recessive input to high output (Dominant to Recessive)	STB = 0 V, CL(RXD) = 15 pF，测试电路如图 5 所示。		65		52	ns
tpDL	Propagation delay time, bus dominant input to low output (Recessive to Dominant)			50		53	ns
tR	RXD Output signal rise time			10		10	ns
tF	RXD Output signal fall time			10		10	ns
FD Timing Parameters							
tBIT(BUS)	Bit time on CAN bus output pins with tBIT(TXD) = 500 ns, all devices	STB = 0 V, RL= 60 Ω, CL = 100 pF, CL(RXD) = 15 pF, ΔtREC = tBIT(RXD) - tBIT(BUS) ，测试电路如图 5 所示。	435		530	480	ns
	Bit time on CAN bus output pins with tBIT(TXD) = 200 ns, G device variants only		155	183	210	188	
tBIT(RXD)	Bit time on RXD output pins with tBIT(TXD) = 500 ns, all devices		400		550	491	
	Bit time on RXD output pins with tBIT(TXD)= 200 ns, G device variants only		120	170	220	208	
ΔtREC	Receiver timing symmetry with tBIT(TXD) = 500 ns, all devices		-65		40	11	

	Receiver timing symmetry with tBIT(TXD)= 200 ns, G device variants only		-45		15	-20	

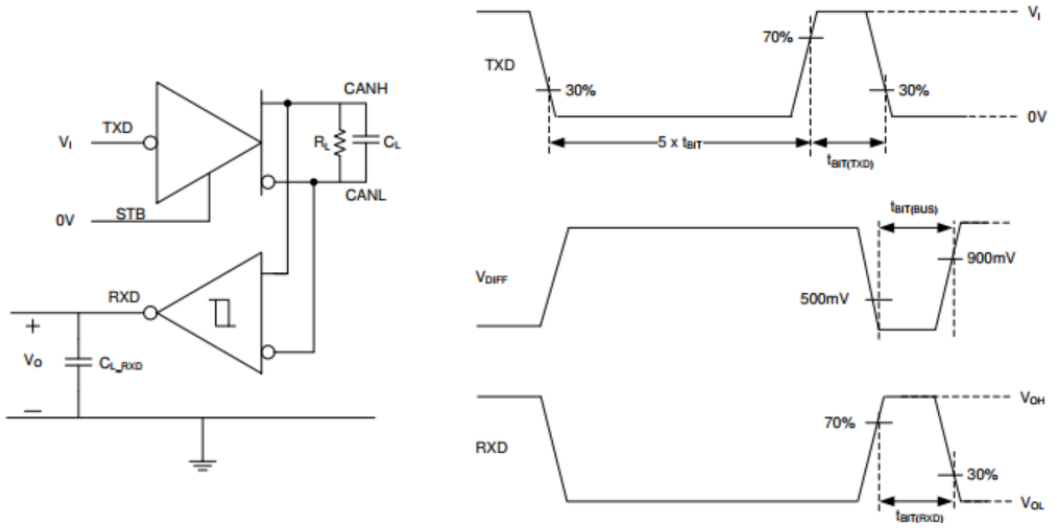
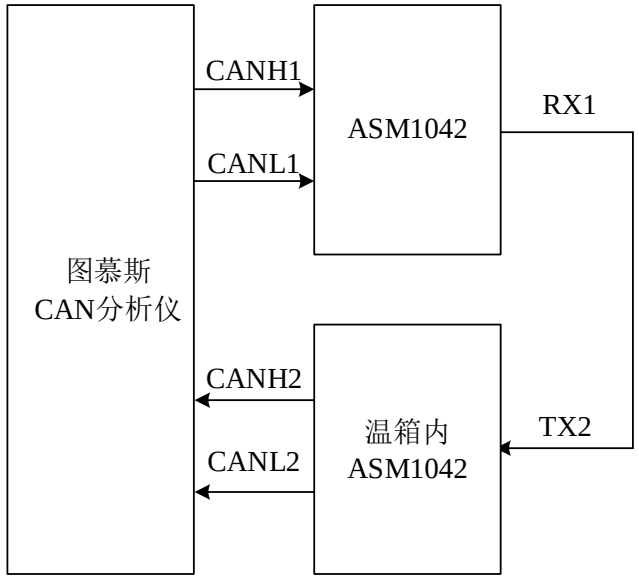


图 5 FDCAN 开关特性测试电路

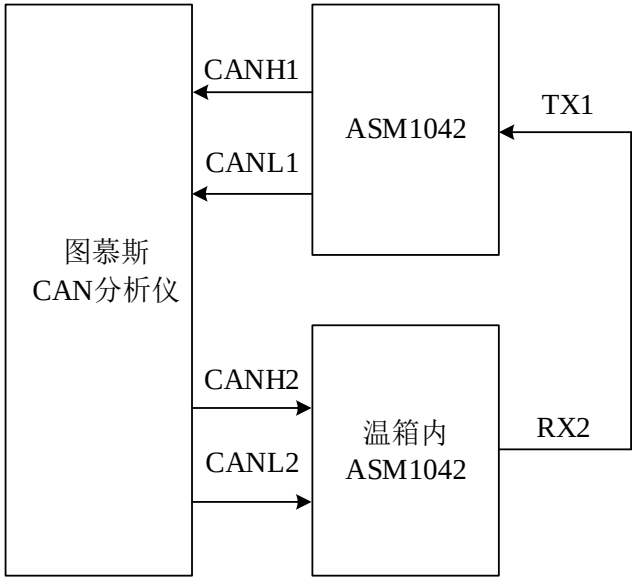
4.5 ESD 实验结果

IO Name	Type	实验结果（HBM模型）	实验结果（CDM模型）	实验结果（MM模型）	TI指标	SIT指标	AEC_Q100
TXD	I/O	PASS(±6000V)	PASS(±1500V)	PASS(±200V)	HBM模型：±6kV，CANH和CANL对地±16kV; CDM模型：±1500V; MM：±200V	HBM模型：±8kV; CDM模型：±750V; MM：±300V	HBM模型：500V，1000V，2000V; CDM模型：±750V;
GND	GROUND	PASS(±6000V)	PASS(±1500V)	PASS(±200V)			
VCC	POWER	PASS(±6000V)	PASS(±1500V)	PASS(±200V)			
RXD	I/O	PASS(±6000V)	PASS(±1500V)	PASS(±200V)			
VIO	POWER	PASS(±6000V)	PASS(±1500V)	PASS(±200V)			
CANH	I/O	PASS(±6000V)	PASS(±1500V)	PASS(±200V)			
CANL	I/O	PASS(±6000V)	PASS(±1500V)	PASS(±200V)			
STB	I/O	PASS(±6000V)	PASS(±1500V)	PASS(±200V)			

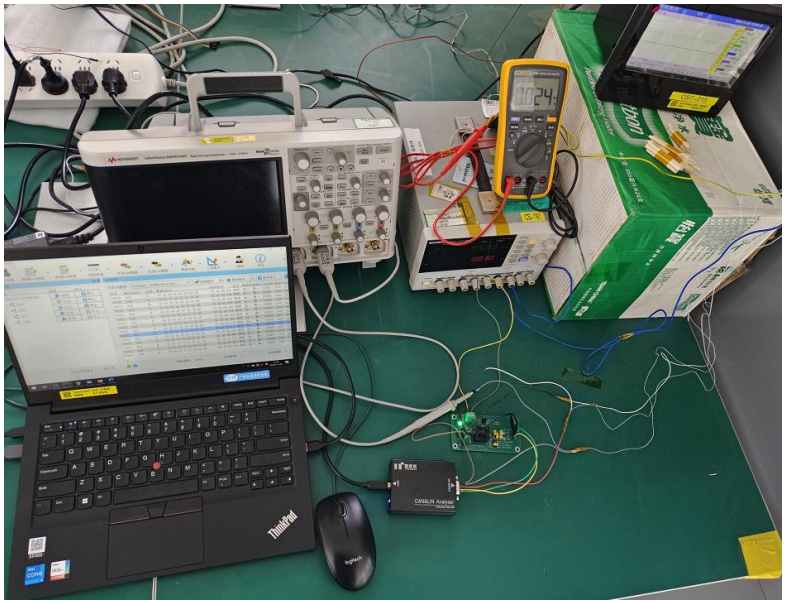
4.6 高低温结果



发送功能测试环境



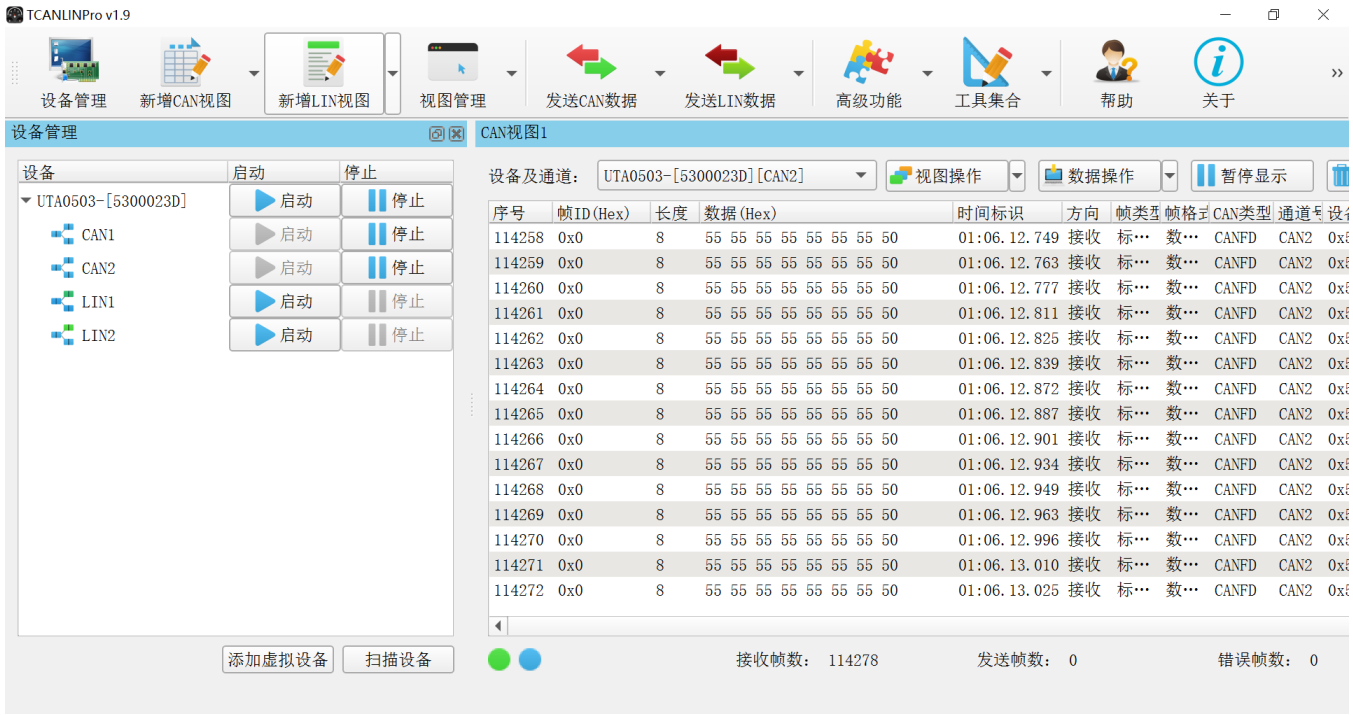
接收功能测试环境



外部测试环境

温箱内测试环境

实验结果：



ASM1042	传输速率(默认工作时间为 0.5h)					
	发送功能			接收功能		
温度	4kps	5Mbps	10Mbps	4kps	5Mbps	10Mbps
常温	正常	正常	正常	正常	正常	正常
125℃	正常	正常	正常	正常	正常	正常
-55℃	正常	正常	正常	正常	正常	正常

4.7 总线高压输入测试

INPUT			OUTPUT	测试结果
VCANH	VCANL	|VID|	RXD	
-29.5V	-30.5V	1000mV	L	PASS
30.5V	29.5V	1000mV	L	PASS
-19.55V	-20.45V	900mV	L	PASS
20.45V	19.55V	900mV	L	PASS
-19.75V	-20.25V	500mV	H	PASS
20.25V	19.75V	500mV	H	PASS
-29.8V	-30.2V	400mV	H	PASS
30.2V	29.8V	400mV	H	PASS
Open	Open	X	H	PASS

4.8 多节点测试

图 CANFD 芯片 25 节点测试环境

图 CANFD 芯片多节点通信软件界面

测试结果：

ASM1042(普通）多节点（25 个）通信测试	
格式	扩展帧
帧类型	数据帧
协议	CANFD
发送方式	正常发送
单通道发送帧数	5000
工作模式	正常

CANFD 标准	CANFD ISO
仲裁域波特率	1Mbps(80%)
数据域波特率	5Mbps(75%)
发送总帧数	24×5000=120000
发送间隔	50mS
接收总帧数	24×5000=120000
错误帧数量	0